



# ADAMS & WILKS

ATTORNEYS AND COUNSELORS AT LAW

17 BATTERY PLACE

SUITE 1231

NEW YORK, NEW YORK 10004

BRUCE L. ADAMS  
VAN C. WILKS\*

JOHN R. BENEFIEL\*  
FRANCO S. DE LIGUORI\*  
TAKESHI NISHIDA

\*NOT ADMITTED IN NEW YORK  
\*REGISTERED PATENT AGENT

RIGGS T. STEWART  
(1924-1993)

TELEPHONE  
(212) 809-3700

FACSIMILE  
(212) 809-3704

September 23, 2005

COMMISSIONER FOR PATENTS  
P.O. Box 1450  
Alexandria, VA 22313-1450

Re: Patent Application of Wei ZHANG  
Serial No. 10/670,723  
Examiner: Pia Florence Tibbits  
Docket No. S004-5131

Filing Date: September 25, 2003  
Group Art Unit: 2838

S I R:

The above-identified application was filed claiming the right of priority based on the following foreign application(s).

1. Japanese Patent Appln. No. 2002-283232 filed September 27, 2002

Certified copy(s) are annexed hereto and it is requested that these document(s) be placed in the file and made of record.

Respectfully submitted,

ADAMS & WILKS  
Attorneys for Applicant(s)

By: 

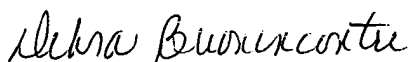
Bruce L. Adams  
Reg. No. 25,386

## MAILING CERTIFICATE

I hereby certify that this correspondence is being deposited with the United States Postal Service as first-class mail in an envelope addressed to: COMMISSIONER FOR PATENTS, P.O. Box 1450, Alexandria, VA 22313-1450, on the date indicated below.

Debra Buonincontri

Name



Signature

SEPTEMBER 23, 2005

Date

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

10,670,723

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2002年 9月27日

**CERTIFIED COPY OF  
PRIORITY DOCUMENT**

出 願 番 号  
Application Number: 特願2002-283232

[ST. 10/C]: [JP2002-283232]

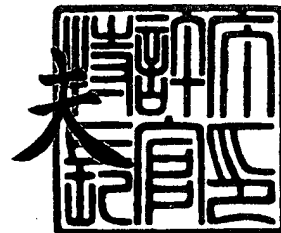
出 願 人  
Applicant(s): セイコーインスツルメンツ株式会社

**BEST AVAILABLE COPY**

2003年 9月 1日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 02000804

【提出日】 平成14年 9月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H01M 10/44  
G01R 19/165

【発明者】

【住所又は居所】 千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインス  
ツルメンツ株式会社内

【氏名】 張 偉

【特許出願人】

【識別番号】 000002325

【氏名又は名称】 セイコーインスツルメンツ株式会社

【代表者】 入江 昭夫

【代理人】

【識別番号】 100096378

【弁理士】

【氏名又は名称】 坂上 正明

【手数料の表示】

【予納台帳番号】 008246

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0103799

【プルーフの要否】 不要

【書類名】 明細書

【発明の名称】 充放電制御回路および充電式電源装置

【特許請求の範囲】

【請求項 1】 二次電池の電圧または電流またはその双方を監視してスイッチ回路を制御する信号が出力される充放電制御端子と、

前記充放電制御端子に入力された充放電制御回路の状態を制御する信号を受けて、前記二次電池の充放電を制御する通常応用状態、または前記二次電池の充放電を強制的に禁止する充放電禁止状態、または前記充放電制御回路の特性を評価するテスト状態のいずれかに切り替える回路と、を有することを特徴とする充放電制御回路。

【請求項 2】 遅延時間を発生する遅延回路を有し、

前記充放電制御端子に入力された信号により、前記通常応用状態になり、前記二次電池の状態を検出した後、前記遅延回路によって発生した遅延時間を経て、前記スイッチ回路をOFFする信号を出力することを特徴とする請求項 1 に記載の充放電制御回路。

【請求項 3】 前記充放電制御端子に入力された信号により、前記充放電禁止状態になり、前記充放電制御回路は前記スイッチ回路をOFFさせることによって、前記二次電池の充放電禁止することを特徴とする請求項 1 に記載の充放電制御回路。

【請求項 4】 前記充放電制御端子に入力された信号により、前記テスト状態になり、前記遅延回路を構成するオシレータの発振周波数を大きくする加速手段を有することを特徴とする請求項 2 に記載の充放電制御回路。

【請求項 5】 ヒューズと、

前記テスト状態において、前記充放電制御回路の一部の遅延は前記内蔵式遅延回路のカウンタを通らない遅延時間モードと前記充放電制御回路の全ての遅延は前記内蔵式遅延回路のカウンタを通る遅延時間モードのいずれかに切り替える手段と、を有することを特徴とする充放電制御回路。

【請求項 6】 外部電源端子に直列接続されたスイッチ回路および二次電池と、

前記スイッチ回路を制御するために前記二次電池に並列接続した充放電制御回路と、を有し、

前記充放電制御回路は、請求項 1 ないし 5 に記載の充放電制御回路を用いることを特徴とする充電式電源装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、充放電制御用端子を有する充放電制御回路及び充電式電源装置に係り、特に前記充放電制御端子にテスト機能を合わせて持たせ、単一の外部端子で充放電制御機能とテスト機能を兼有する充放電制御回路及び充電式電源装置を提供することである。

【0 0 0 2】

充放電制御とテスト機能を有する二次電池保護回路、該保護回路を組み込む充電式電源装置のテスト時間を削減する量産技術に属する。

【0 0 0 3】

【従来の技術】

携帯電話、PHSに代表される携帯機器の普及に大きく貢献したりチウムイオン二次電池は小型、軽量、大容量が特徴であり、携帯機器の長時間駆動、軽量化を実現することに至った。しかし、二次電池は繰り返し充放電が行われるため、過充電、過放電の状態に至る確率が高くなる。過充電になると電池温度が上昇し、電解液の分解によるガス発生で電池内圧が上昇したり、金属Liが析出したりして発火や破裂の危険性がある。逆に過放電になった場合は電解液が分解して特性が劣化する。これらの状況に至るのを防止するために、保護回路をバッテリーパックに組み込んでいる。

【0 0 0 4】

二次電池と携帯機器本体の間の充放電経路に充放電制御スイッチ回路を設け、所定電圧以上に充電された場合、所定電圧以下に放電された場合及び過大電流で放電された場合を充放電制御回路で検出し、前記充放電制御スイッチをOFFさせ、過充電、過放電、過電流状態を防ぐのは保護回路の基本技術となった。

**【0005】**

バッテリーバックを携帯機器本体から外された場合及び携帯機器本体から充放電禁止制御が必要となる場合、充放電制御端子を設ける二次電池保護回路が数多くある。

**【0006】**

リチウムイオン二次電池は内部インピーダンスが高いため、充放電電流によって電池電圧が見かけ上変って見える。充電電流が流れている間は、電池電圧が高く見える。放電電流が流れている間は電池電圧が低く見える。電池を効率よく使用するため、過充電、過放電検出遅延時間を設ける必要がある。またノイズによる誤解除を防ぐため、解除遅延時間を設ける必要がある。例えば、特許文献1には内部遅延回路によって、前記遅延時間を提供し、過充電、過放電の試験時間を短縮することが開示されている。その内部遅延回路は全ての遅延時間を提供するので、遅延時間を決定するための外付けコンデンサーを設ける必要がなくなり、保護回路の外付け部品点数を少なくすることができる。

**【0007】**

しかし、内蔵式遅延回路を用いた充放電制御回路では、外部から遅延時間を変えにくい。該充放電制御回路の特性を評価するには、遅延時間の原因で多大なテスト時間がかかってしまう。過電流と過放電の検出遅延時間は、一般的に数mSec～百mSec程度なので、テスト時間にはそれほど大きな影響はないが、過充電検出遅延時間は通常数Sec程度に設定されているため、テストには時間がかかる。従って、内蔵式遅延回路を用いた充放電制御回路には、遅延時間を短縮するテストモードを設ける必要がある。

**【0008】**

特許文献1では、充電器接続端子に規定以上の電圧がかかった場合、内部制御回路の遅延時間を短くするテストモードに入る充放電制御回路および充電式電源装置を開示している。図3はその実施例を示している。過充電状態になると、過充電検出コンパレータ113は出力が高レベルとなり、内部制御回路120は内部遅延回路121に制御信号を出力する。内部遅延回路121はその出力電圧を入力信号として規定された遅延時間  $t_1$  の後、スイッチ回路の102を制御する

信号を出力する。

#### 【0009】

過電流検出端子の電圧が規定電圧  $V_1$  以上に上がると電圧検出コンパレータ 115 の出力が高レベルになる。内部制御回路 120 は電圧検出コンパレータ 115 の出力が高レベルになると、内部遅延回路 121 の遅延時間が短くなる制御信号を出力する状態にし、その状態を保持する。過充電状態になると、過充電検出コンパレータ 113 は出力が高レベルとなり、内部制御回路 120 は内部遅延回路 121 に制御信号を出力する。内部遅延回路 121 はその出力電圧を入力信号として規定された遅延時間  $t_2$  の後、スイッチ回路の 102 を制御する信号を出力する。このため一度過電流検出端子が規定以上の電圧  $V_1$  になると、遅延時間は短いままとなる。この後、過充電遅延時間が短い状態で過充電検出電圧の測定が可能である。

#### 【0010】

過電流検出端子の電圧が規定電圧  $V_2$  以下に下がると電圧検出コンパレータ 114 の出力が高レベルになる。内部制御回路 120 は電圧検出コンパレータ 114 の出力が高レベルになると、内部遅延回路 121 の遅延時間が短くなる制御信号を出力する状態を解除し、通常の遅延時間  $t_1$  とする。このため一度過電流検出端子が規定以下の電圧  $V_2$  になるとテストモードを解除し通常の状態になる。

#### 【0011】

##### 【特許文献 1】

特開2001-283932号公報（第 1 - 6 頁、第 1 図）

#### 【0012】

##### 【発明が解決しようとする課題】

特許文献 1 の発明では、過電流検出端子を利用して、内部遅延時間を短縮するのはコスト削減に対して有効であるが、独立の外部テスト用端子を設けて、テスト用遅延時間を制御する方式と比べると、不便である。特に客先における二次電池パック試験においてなおさら不便である。更に、過電流検出電圧が複数レベルを分けて制御することが必要となる場合、上記の技術では回路の構成は複雑になり、対応できなくなるという問題もある。

**【0013】**

しかし、充放電制御端子を設けている二次電池保護回路に更にテスト用端子を独立に設けると、制御用ピンの数が増え、コスト増加することになる。

**【0014】**

また、工場で過充電、過放電検出及び解除の設定電圧にトリミングするための初期測定を行う際に、精確な過充電検出電圧を測定する場合、入力電圧をステップさせる度に、数秒以上の待ち時間が必要となるため、仮に25ステップで検出電圧を測定できるとして、待ち時間5秒とすると、過充電検出電圧の測定に要する時間は125秒となる。例えば遅延時間を1/50に短くするテストモードを有するとしても、1チップで2.5秒もかかる。これは量産を行うには時間がかかりすぎて、テストのコストには大きな問題となる。

**【0015】**

すなわち、工場で行う遅延回路内蔵方式の二次電池充放電制御回路の初期測定には検出遅延時間をもっと短くする必要があるし、二次測定と客先評価には通常使用時の遅延時間と遅延時間を短縮するテストモードの両方とも必要である。このような制御機能を数少ない外部端子で実現することは課題である。

**【0016】**

本発明は充放電制御用端子にテスト機能を合わせて持たせ、単一のピンで充放電制御機能とテスト機能を兼有することで、コスト削減することを狙う。さらに、上記充放電制御端子のテスト機能を用いて、充放電制御回路の検出遅延時間を制御し、複数のテスト時間短縮モードを設けることによって、コスト削減することを目的とした。

**【0017】****【課題を解決するための手段】**

本発明は上記目的を達成するために、次のような構成を有している。請求項1記載の発明は、外部電源端子に直列接続されたスイッチ回路と二次電池と、該スイッチ回路を制御するために該二次電池に並列接続した充放電制御回路とからなる充電式電源装置において、該充放電制御回路に充放電制御端子が設けられており、該制御端子に入力された電圧レベルによって、前記制御回路は前記二次電池



の電圧または電流またはその双方を監視して、前記スイッチ回路を制御することによって、前記二次電池の充放電を制御する通常応用状態（以後、通常状態と呼ぶ）、または前記二次電池の充放電を強制的に禁止する充放電禁止状態（以後、充放電禁止状態と呼ぶ）、または前記制御回路の特性を評価するテスト状態（以後、テスト状態と呼ぶ）いずれかに切り替える手段を有することを特徴としている。

#### 【0018】

また、前記充放電制御回路にオシレータとカウンタで構成する内蔵式遅延回路は設けられており、前記充放電制御端子に入力された電圧のあるレベルによって、前記充放電制御回路は通常状態になる。この状態において、二次電池の過充電、過放電または過電流を検出した後、前記内蔵式遅延回路によって発生した遅延時間を経て、前記スイッチ回路をOFFさせることを特徴としている。

#### 【0019】

また、前記充放電制御端子に入力された電圧のあるレベルによって、前記充放電制御回路は充放電禁止状態になる。この状態において、前記充放電制御回路は前記スイッチ回路をOFFさせることによって、前記二次電池の充放電を強制的に禁止することを特徴としている。

#### 【0020】

また、前記充放電制御端子に入力された電圧のあるレベルによって、前記充放電制御回路はテスト状態になる。この状態において、前記内蔵式遅延回路を構成するオシレータの発振周波数を大きくする加速手段を有することを特徴としている。

#### 【0021】

また、前記充放電制御回路にテスト用ヒューズは設けられており、前記充放電制御端子に入力された電圧のあるレベルによって、前記充放電制御回路はテスト状態になる。この状態において、前記テスト用のヒューズの切る状況によって、前記充放電制御回路の一部の遅延は前記内蔵式遅延回路のカウンタを通らない遅延時間モード（以降、遅延時間モード1と呼ぶ）と前記充放電制御回路の全ての遅延は前記内蔵式遅延回路のカウンタを通る遅延時間モード（以降、遅延時間モ

ード 2 と呼ぶ) いずれかに切り替える手段を有することを特徴としている。

#### 【 0 0 2 2 】

工場で過充電、過放電検出及び解除の設定電圧にトリミングするための初期測定を行う際に、前記充放電制御端子にあるレベルの電圧を入力することによって、前記充放電制御回路はテスト状態にし、前記テスト用ヒューズを切らないようにする。これによって、遅延時間モード 1 になる。この状態において、前記内蔵式遅延回路を構成するオシレータの発振周波数を大きくになり、なおかつ、過充電と過放電の検出遅延がカウンタを通らないから、直接オシレータの発振周期になる。精確な過充電、過放電検出電圧を測定するために、入力電圧をステップさせるとしても、待ち時間が大幅に短くなるため、テスト時間を大幅に短縮した。遅延時間モード 1 において、他の遅延時間（過電流検出遅延と全ての解除遅延）はカウンタを通るが、オシレータの加速によって全部短縮した遅延となる。

#### 【 0 0 2 3 】

二次テストと客先評価する場合、前記充放電制御端子にあるレベルの電圧を入力することによって、前記充放電制御回路はテスト状態にし、前記テスト用ヒューズを切るようにする。これによって、遅延時間モード 2 になる。この状態において、前記内蔵式遅延回路を構成するオシレータの発振周波数が大きくになる。過充電、過放電遅延時間を含めて、全ての遅延はカウンタを通るが、オシレータの加速によって短縮された。遅延時間モード 2 において、過充電、過放電、過電流検出電圧値を測定するテスト時間を短くになることができるだけでなく、各遅延時間の評価もできる。

#### 【 0 0 2 4 】

一方、前記充放電制御端子にあるレベルの電圧を入力すると、前記充放電制御回路は通常状態にすることができる。これによって、前記内蔵式遅延回路を構成するオシレータの発振周波数を通常発振周波数になる。この状態では、前記テスト用ヒューズを切るか、切らないかに関わらず、過充電、過放電検出遅延時間を含めて、全ての検出遅延と解除遅延はカウンタを通して、制御回路に送られるため、通常応用時の遅延時間となる。

#### 【 0 0 2 5 】

**【発明の実施の形態】**

以下、本発明の実施の形態は図面を用いて詳細に説明する。図1は本発明の一実施例を説明するための図である。同図において、101は過充電、過放電、過電流検出回路を表している。102は発振器回路であり、クロック周期は $T_{clk}$ である。103はカウンタである。104は充放電制御部を表している。該制御部は前記101の過充電、過放電、過電流検出回路から獲得した電池状態及び充放電電流等の情報に基づいて、充電制御用出力端子COP及び放電制御用出力端子DOPを通じて、二次電池と携帯機器本体の間の充放電経路に設置した充放電制御スイッチをON/OFFさせることによって、電池を保護する機能を実現している。

**【0026】**

図1の105は前記過充電過放電制御用端子CTLの入力電圧を検出する回路である。該検出回路によって、CTL端子に入力された電圧のレベル「H」、「L」、「M」を検出して、CTL端子電圧のレベルを表すCTLhとCTLm信号を充放電制御部及び遅延回路に送る。図2ではCTL端子電圧とCTLh、CTLm信号の関係を示している。CTL端子電圧は $V_{ss}+V_w$ より小さいと、CTLmとCTLhはともに“L”になる。この場合CTL端子電圧は「L」レベルである。CTL端子電圧は $V_{ss}+V_w$ より大きい、 $V_{dd}-V_w$ より小さいと、CTLmは“H”になり、CTLhは“L”になる。この場合CTL端子電圧は「M」レベルである。CTL端子電圧は $V_{dd}-V_w$ より大きいと、CTLmは“L”になり、CTLhは“H”になる。この場合CTL端子電圧は「H」レベルである。

**【0027】**

図1で示しているように、CTL端子電圧は「H」レベルであると、CTLh信号は“H”になる。これによって、充放電制御回路は充放電禁止状態になる。104の充放電制御部は充電制御用出力端子COPと放電制御用出力端子DOPを通じて、外付けの充電制御用スイッチと放電制御用スイッチ両方をOFFさせ、充放電禁止の状態になる。

**【0028】**

CTL端子電圧は「L」レベルであると、CTLhとCTLm信号はともに“L”になる。これによって、充放電制御回路は通常状態になる。この場合では、104の充放電制御部は101の過充電、過放電、過電流検出回路から獲得した電池状態及

び充放電電流等の情報に基づいて、充電制御用出力端子COP及び放電制御用出力端子DOPを通じて、充放電制御スイッチをON/OFFさせる。CTLm信号は“L”であるから、発振器を通常の発振周波数で発振するようにする。クロック周期はTclkである。また、108のNANDの出力は“H”になるから、過充電、過放電の検出遅延時間はカウンタからとった遅延時間になる。例えば、101の検出回路は電池の過充電状態と検出すると、発振器を発振させ、周期Tclkのクロックをカウンタに送る。過充電検出遅延時間はカウンタのm段のQmから取っているから、過充電検出遅延時間は

【0029】

【式1】

$$Tc = 2^{m-1} * Tclk$$

【0030】

となる。この遅延時間が経てると、104の充放電制御部は充電制御用出力端子COPを通じて、充電制御用スイッチをOFFさせる。同じように、過放電検出遅延時間はカウンタのn段のQnから取っているから、過放電検出遅延時間は

【0031】

【式2】

$$Td = 2^{n-1} * Tclk$$

【0032】

となる。101の検出回路は電池の過放電状態と検出すると、過放電検出遅延時間が経てると、104の充放電制御部は放電制御用出力端子DOPを通じて、放電制御用スイッチをOFFさせる。例えば、発振器の周期Tclkは300uSec、過充電検出遅延時間はカウンタの15段のQ15から取り、過放電遅延時間はカウンタの10段のQ10から取るとすると、式1と式2によって、過充電検出遅延時間Tcは4.9Sec、過放電検出遅延時間Tdは154mSecとなる。

【0033】

CTL端子電圧は「M」レベルであると、CTLh信号は“L”となり、CTLm信号は“H”になる。この場合では、104の充放電制御部は101の過充電、過放電、過電流検出回路から獲得した電池状態及び充放電電流等の情報に基づいて、充

電制御出力端子COP及び放電制御出力端子DOPを通じて、充放電制御スイッチをON/OFFさせる。しかし、CTLm信号は“H”であるから、発振器を加速の発振周波数で発振するようにする。発振器をK倍加速させると、クロック周期は $T_{clk}/K$ である。また、108のNANDの出力は106のFuse1の切る状態によって決められるから、過充電、過放電の検出遅延時間は102の発振器の出力から直接取るか、カウンタから取るかに切り替えることができる。

#### 【0034】

工場で過充電、過放電検出及び解除の設定電圧にトリミングするための初期測定する際に、テスト用の106のFuse1は切らない状態であるから、108のNANDの出力は“L”になる。この場合、過充電、過放電の検出遅延時間は102の発振器の出力から直接取るから、過充電検出遅延時間

#### 【0035】

##### 【式3】

$$T_c = T_{clk} / K$$

#### 【0036】

になる、過放電検出遅延時間

#### 【0037】

##### 【式4】

$$T_d = T_{clk} / K$$

#### 【0038】

になる。また、過電流と全ての解除遅延時間はカウンタから取ることであるから、これらの遅延時間は発振器の加速によることだけである。これは前記遅延時間モード1である。例えば、発振器の周期 $T_{clk}$ は300uSec、発振器の加速倍数 $K=50$ とすると、式3と式4によって、過充電検出遅延時間 $T_c$ と過放電検出遅延時間 $T_d$ はともに6uSecとなる。前記の通常状態の過充電検出遅延時間は数秒がかかるに對して、ただ数マイクロ秒で済む。これによって、精確な過充電検出電圧値を測定する場合、テスト時間を大幅に節約することが可能になる。

#### 【0039】

二次テストと客先評価する場合、前記テスト用の106のFuse1を切る状態に

するから、108のNANDの出力は“H”になる。この場合、過充電、過放電の検出遅延時間は通常状態と同じようにカウンタからとった遅延時間になる。但し、この時CTLm 信号は“H”であるから、発振器はK倍加速しているために、過充電検出遅延時間

【0040】

【式5】

$$T_c = 2^{n-1} * T_{clk} / K$$

【0041】

となり、過放電遅延時間

【0042】

【式6】

$$T_d = 2^{n-1} * T_{clk} / K$$

【0043】

となる。また、過電流遅延時間と全ての解除時間も発振器の加速によって短縮される。これは前記遅延時間モード2である。例えば、発振器の周期Tclkは300uSec、発振器の加速倍数K=50とすると、式5と式6によって、過充電検出遅延時間Tcは98mSecとなる、過放電遅延時間Tdは3mSecとなる。これによって、過充電電圧値、過放電電圧値の測定に対して、遅延時間を短くすることが可能になるだけではなく、各遅延を評価することもできる。

【0044】

図4では、充放電制御端子CTLの電圧レベル「H」、「L」、「M」によって、充放電禁止機能とテスト機能を制御する詳細をまとめている。それによって、テスト時間を短くすることを可能にするとともに長い遅延時間も保証し、かつ工場で行う初期測定時の遅延時間抜かすことを実現できる。

【0045】

【発明の効果】

本発明では、単一の充放電制御端子にテスト機能を合わせて持たせ、該制御端

子に入力する 3 つの電圧レベルのいずれかを選択することによって、通常状態、充放電禁止状態とテスト状態のいずれかに切り替えが可能にした。更に、前記テスト状態において、前記テスト用のヒューズの切る状況によって、前記充放電制御回路及び充電式電源装置の検出遅延時間は遅延時間モード 1 と遅延時間モード 2 のいずれに切り替える手段を実現した。これによって、本発明で創出した充放電制御回路および充電式電源装置は少ない外部端子で充放電制御機能とテスト機能を実現し、テスト機能において、複数の遅延時間モードを設けることで、テスト時間の効率化を実現した。量産コストに大きく貢献する。

【図面の簡単な説明】

【図 1】

本発明の実施例を示す図である。

【図 2】

CTL 端子入力電圧による CTLm と CTLh 信号を示す図である。

【図 3】

従来の充放電制御回路の実施例を示す図である。

【図 4】

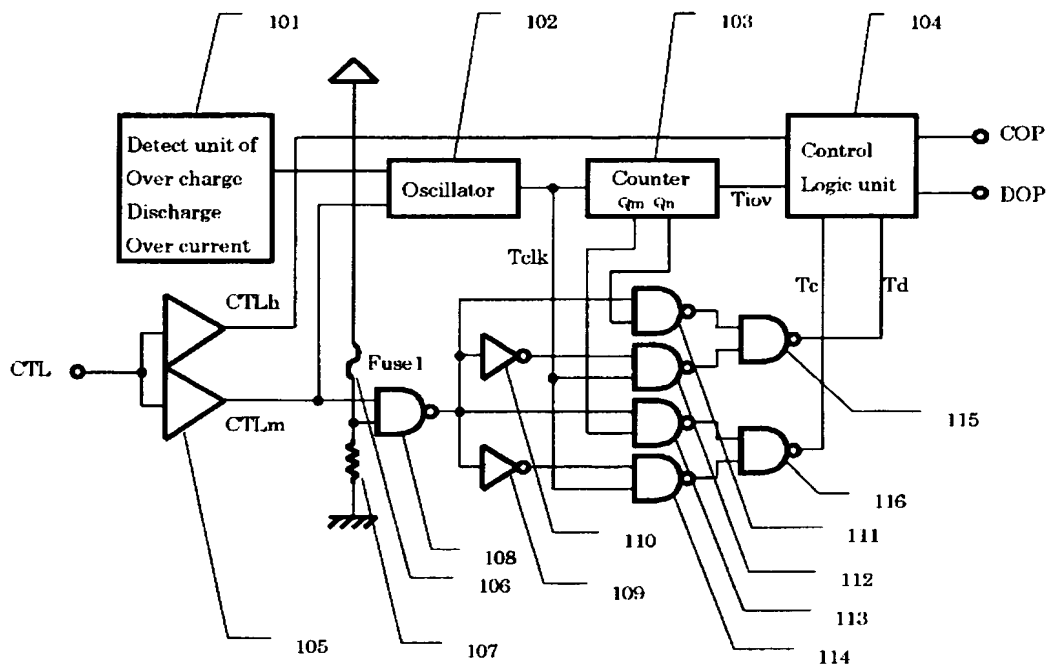
CTL 端子制御の詳細を説明する表である。

【符号の説明】

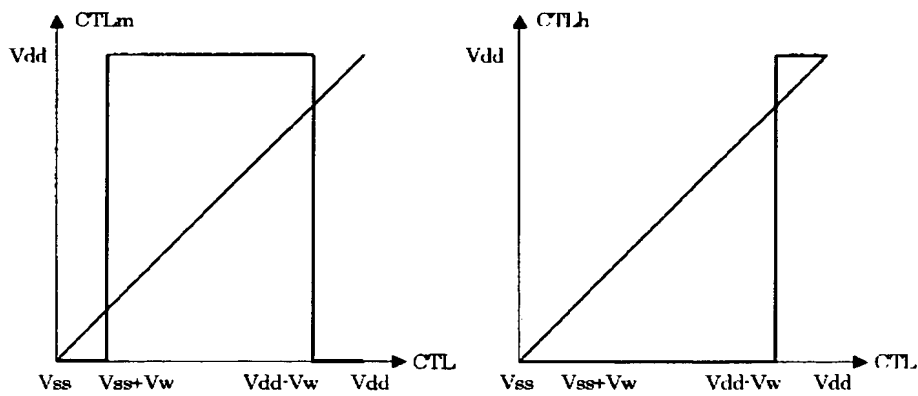
- 101 過充電、過放電、過電流検出回路
- 102 発振器回路
- 103 カウンタ
- 104 充放電制御部
- 105 CTL 端子電圧検出回路
- 106 テスト用ヒューズ
- 107 プールダウン抵抗
- 108、111、112、113、114、115、NAND
- 109、110 インバータ

【書類名】 図面

【図 1】

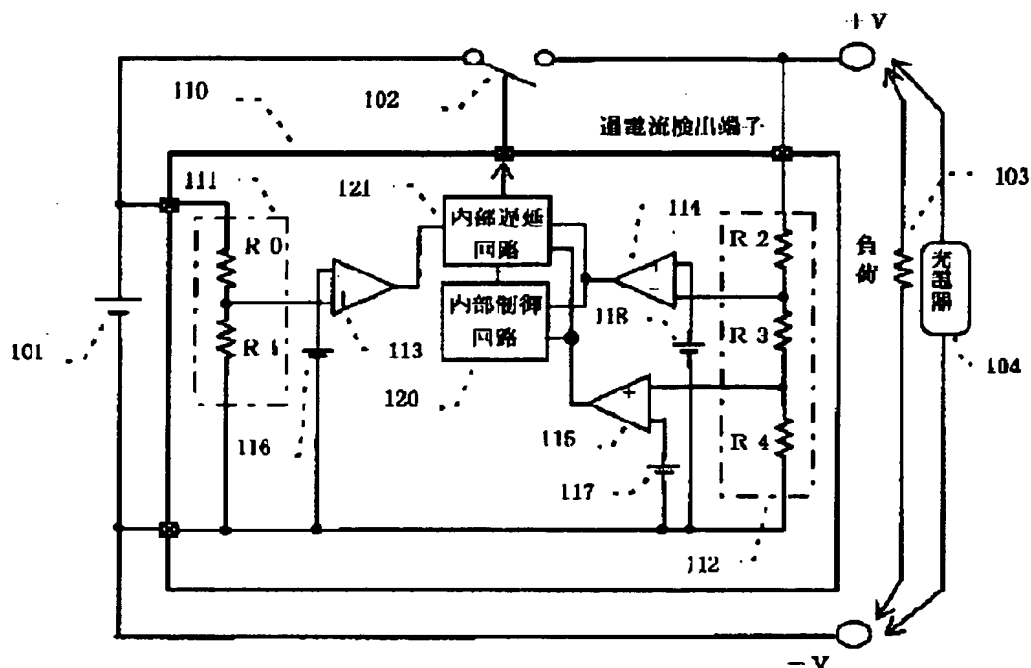


【図 2】





【図 3】



【図 4】

CTL 電位	遅延時間モード 1 (Fuse1 切らない)	遅延時間モード 2 (Fuse1 切る)
L 通常状態	発振器は通常の発振周波数 過充電検出遅延時間 $T_c = 2^{m-1} * T_{clk}$ 過放電検出遅延時間 $T_d = 2^{n-1} * T_{clk}$ 他の遅延時間 $T_x = 2^{x-1} * T_{clk}$	発振器は通常の発振周波数 過充電検出遅延時間 $T_c = 2^{m-1} * T_{clk}$ 過放電検出遅延時間 $T_d = 2^{n-1} * T_{clk}$ 他の遅延時間 $T_x = 2^{x-1} * T_{clk}$
M テスト状態	発振器 K 倍加速 過充電検出遅延時間 $T_c = T_{clk} / K$ 過放電検出遅延時間 $T_d = T_{clk} / K$ 他の遅延時間 $T_x = 2^{x-1} * T_{clk} / K$	発振器 K 倍加速 過充電検出遅延時間 $T_c = 2^{m-1} * T_{clk} / K$ 過放電検出遅延時間 $T_d = 2^{n-1} * T_{clk} / K$ 他の遅延時間 $T_x = 2^{x-1} * T_{clk} / K$
H 充放電禁止 状態	充電、放電禁止	充電、放電禁止

【書類名】 要約書

【要約】

【課題】 テスト機能を兼有する充放電制御端子を備え、通常応用状態、充放電禁止状態及びテスト状態を切り替えることが可能な充放電制御回路及び充電式電源装置の提供。

【解決手段】 充放電制御用端子とテスト用ヒューズを用いて、該制御端子に入力された電圧のレベル「L」、「H」、「M」のいずれかを選択することによって、通常応用状態、充放電禁止状態とテスト状態のいずれかに切り替えを可能になる。前記テスト状態において、テスト用ヒューズの切る状況によって、二つのテスト用遅延時間短縮モードを実現する。

【選択図】 図 1

特願 2 0 0 2 - 2 8 3 2 3 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 2 5 ]

1. 変更年月日

1 9 9 7 年 7 月 2 3 日

[変更理由]

名称変更

住 所

千葉県千葉市美浜区中瀬 1 丁目 8 番地

氏 名

セイコーインスツルメンツ株式会社